

絶縁増幅器 AMPET

ISOLATION AMPLIFIERS

2ポート・アイソレーションタイプ絶縁増幅器

弊社はこれまで3ポート・アイソレーションタイプ絶縁増幅器を基幹産業用として製造販売してまいりました。今回、より低価格化を計り、計測、医療等の分野に広くご使用頂ける2ポートタイプ形式2Z01Hを発売いたします。

本器は必ずしも3ポート絶縁を必要としない従来のユーザーにも十分ご満足頂けるよう絶縁増幅器に要求される絶縁耐圧、低結合容量、直線性、安定性は3ポートタイプに劣ることがないように配慮されております。

絶縁耐圧は入出力間AC2500V/1分間のみならず、コロナテストによって管理し、また沿面距離も35mmあり JEM1103、1334等公的規格に合致しております。

入出力間結合容量はこのクラスでは考えられない10 pF (typ) を達成、高スルーレート信号に対する安全性を確保しております。

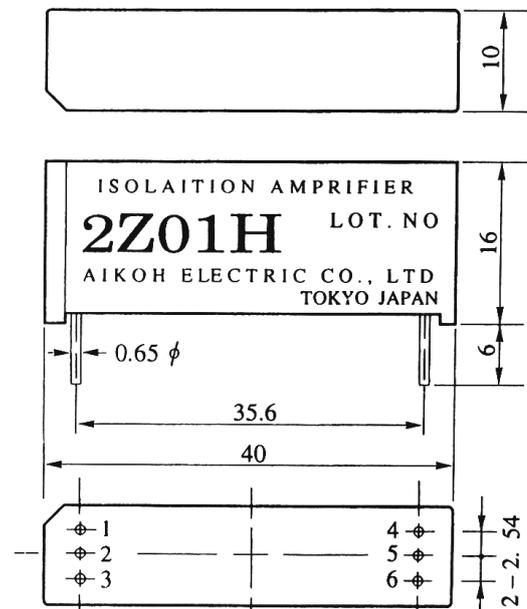
直線性は±5Vの入力に対して typ0.05%、0.1% max. を達成しております。更に、本器の電源回路の電圧電流は、標準15V時、僅か0.6mA (typ)、1mA (max.) と非常に低消費電力で従来品の1/10以下です。このことは信頼性の大幅な向上につながります。

引き出しピンは、他社の小形製品に使用されているリードフレームのシングルインライン構造とは全く異なり、0.65 のハンダメッキ燐青銅ピンを使用し対照的にピンを配しております (図 1 参照)。このため安全性が確保され、基盤実装 (ハンダ付け 時、本体のブレ及び斜傾を防止しております。耐震性は実装後に本体を固定するための補助アクセサリ等を付けずに JS E4031 2種 B種に適合します。

小形シリーズの3ポート・アイソレーションタイプ3Z2300同様、皆様のご期待に応えられるコストパフォーマンスに優れた製品です。

表 -1

項目	規格	単位
1 入力 電圧範囲 入力インピーダンス 許容過大入力電圧	0 ~ ±5 25 ±9	V k min. V
2 出力 電圧範囲 出力インピーダンス 伝送比 同上温度ドリフト オフセット電圧 同上温度ドリフト 非直線性 周波数応答 出力リップル電圧	0 ~ ±5 2.5 0.94 ~ 0.99 50 ±10 20 0.1 8 (-3 dB) 60	V k max. V/V ppm/ mV ty p. μV/ %FS kHz mV
3 絶縁特性 入出力間耐圧1分間 入出力間容量 同相信号除去比	2500 10 120 (AC50 Hz)	ACV m s pF ty p. dB
4 電源 動作電圧範囲 消費電流	10 ~ 16 0.6	V mA ty p.
5 周囲温度 性能保証 保存	-25 ~ 85 -30 ~ 85	
6 重量	25	g



ブロックダイアグラム

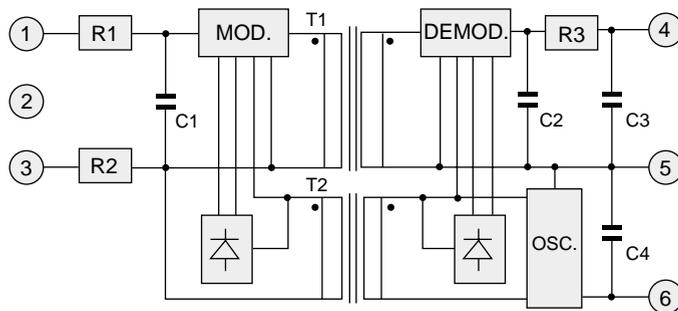


図-2

ピン接続表

表-2

1	: INPUT H
2	: N / C
3	: INPUT L
4	: OUTPUT H
5	: OUTPUT / POWER L (0V)
6	: POWER H (+ 15V)

《動作原理と回路定数》

本器は2ポートの絶縁増幅器です。供給電源の(α V)点は出力(α V)点と共通です。入力部は信号伝送トランス(T1)、電力伝送トランス(T2)によって結合しております。T1、T2は非常に少ない結合容量(typ.10pE)構造で製作されております。

1: 電源について

本器電源は出力の(α V)点に対して必ずプラス極性(+ 15V)に制限されます。誤って負極性の電源が印加されると破損します。回路電流は0.6mA(typ.)です。

2: 発振器(OSC.)について

発振周波数は60 ~ 70kHzです。本器に必要な全ての電力はこの発振器を通して供給し、更に変調器(MOD.)、復調器(DEMOD.)に同期信号を送ります。発振周波数は電源電圧変化及び対温度変化に対して安定化されております。

3: 変調器(MOD.)、復調器(DEMOD.)について

本器は振幅変調方式でT1を介して信号伝送が行われます。通過帯域はDC ~ 8kHz(- 3dB)に設定しております。

4: トランスT1、T2について

低結合容量、ドライブ電力の低減化、更に高耐圧化を達成するため超小型化を計りました。特に60kHzのキャリア周波数にてT1のドライブ電流をDC5V時100 μ A以下に抑え、入力インピーダンス50k (typ.)確保しました。このため、実用可能な入力信号源インピーダンスは5k 程度までとなり、入力(α V)のバイアス電流は10 μ A流れますのでオフセット電圧を生じます。

5: 入力の確保回路について

本器の入力端子1、2ピンにはそれぞれR1、R2が挿入されており、この定格値は何れも100 Ω、1 / 4Wです。電源電圧が + 15V時、入力絶対値が9V越えすと入力インピーダンスは急速に200 Ω に下がります。この結果R1、R2の消費電力が増え同時にMOD.、OSC.に過電流が流れ、この状態で長時間放置しますと、これらの部品は破損につながります。C1はパルス性の過電圧を吸収する作用をし、この値は0.01 μ Fです。従ってパルス幅が約2 μ S以下の過大信号に対して有効です。

6: 出力部について

出力部はR3(= 1k Ω)、C3(= 0.01 μ F)のローパス・フィルタが入っており、入力端子に加えられた信号は一切バッファがないため、信号経路インピーダンスがR3の入力側まで約1.2k Ω あります。従って出力インピーダンスは約2.2k Ω となります。

本器を4 ~ 20mAの電流信号の送信側にご使用頂く場合や、高耐圧が要求される応用に対してDC - DCコンバータが必要となりますが、高信頼性、高耐圧のものを現在検討中です。弊社営業部まで電源電圧などお問い合わせ下さい。

プリント基板設計例

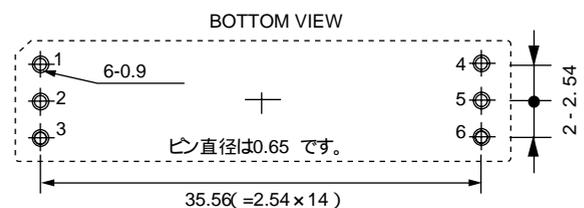


図-3

標準接続回路

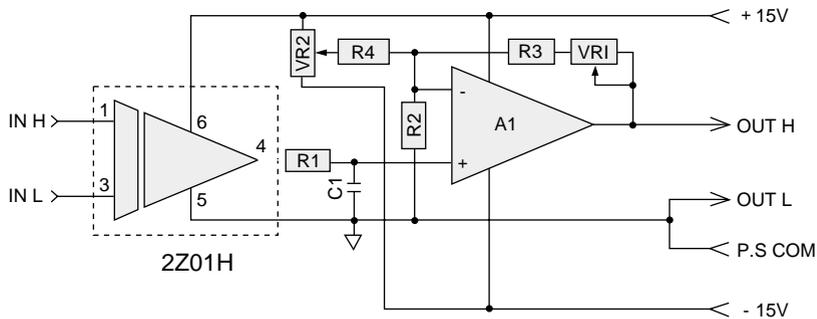


図 4

図 4は本器をアナログ信号の受信系に用いた絶縁システムです。この場合、信号源インピーダンスは十分低く、信号レベルは±5V以内であることが必要です。

この回路はA1及び回定数の適切な選定により、従来の絶縁増幅器では考えられない数10mWの損失電力にて最大AC2500Vまでの絶縁を達成できます。

本器内の電力損失が15mW (typ.10mW)以下であるため温度上昇は数度以内に抑えられます。温度上昇はモジュール製品に限らず、電子部品の全てに対して適用されますが、故障率と製品寿命を決定づける最大の因子です。特にモジュール製品に於いては、物理的なストレスを伴いその劣化速度は加速されます。

また、低消費電流化により、電源ライン、出力信号に発生するスパイク性ノイズは極めて僅かで1mV_{p-p}以下となっております。

本器の出力に含まれている残留キャリア成分(基本波 $f = 60\text{kHz}$ 、電圧 3mV_{rms})は、通常のアプリケーションでは問題となりませんが、後段に高速A/D変換器、コンパレータなどが入る場合は図 4に示したようにR1、C1を入れます。実際の値は図 2の $R3 = 1\text{k}$ 、 $C3 = 0.01\ \mu\text{F}$ を参考にして決定します。利得は $R4/R2$ として伝送比をKとして次のようになります。

$$E_o = E_{in} \times K \times (1 + (R_3 + VR_1) / R_2) \dots (1)$$

但し、 $K = 0.95 \sim 0.99$ です。また、零点の変幅 E_z としますと

$$E_z = \pm 15 \times ((R_3 + VR_1) / R_4) \dots (2)$$

本器のオフセット電圧は±15V_{max}です。適用するシステムに必要な E_z の変幅を考慮して各定数を決定して下さい。

$R3$ の値によって $R4$ の値が余りにも大きくなる場合は $VR2$ の両端に抵抗入れ分圧するか、 $VR2$ の midpoint を分圧して $R4$ に接続する方法があります。何れの場合も $R4$ を小さく取ると $R2$ と並列に入ったことになり、利得が(1)式では合致しません。即ち、 $R2 = (R2 \times R4) / (R2 \times R4)$ として計算して下さい。

ここで、 $E_{in} = 0 \sim 5\text{V}$ 、 $E_o = 0 \sim 10\text{V}$ の場合について、 $K = 0.98$ 、 $E_z = 30\text{mV}$ として計算結果を示します。

表 - 3

(抵抗値単位: Ω)

R2	R3	VR1	R4	E_o 変化範囲 (V)	E_z 変化範囲 (mV)
10k	10k	2k	4.7M	9.6 ~ 10.5	± 34
20k	20k	5k	10M	9.6 ~ 10.8	± 32
47k	47k	10k	22M	9.6 ~ 10.6	± 34

最低利得をより低く取りたい場合は、図 4に於いて $C1$ に並列抵抗を入れ $R1$ と分圧して下さい。この場合2Z01Hの全負荷抵抗を20kΩ以下にしますと温度変化が大きくなります。本器の出力インピーダンスは約2kΩです。従って利得を10%程度下げる場合は $R1$ を省くこともできます。

使用上の注意

1:引き出しピン(リード)について

本器の引き出しリードの材質は 0.65のハンダメッキ燐青銅線です。ハンダ付け性、対蝕性、強度は非常に良い材質ですが、比較的高硬度(切断強度が強い)であるためニッパー等の選定はハンダ付け後の仕上がり状態を確認してから決定して下さい。

本体ケースを破損させる恐れがありますので折り曲げはしないで下さい。また折り曲げを必要とする場合は本体に力がかからないよう十分注意して下さい。

2:入力信号と電源投入のタイミングについて

先にも回路構成を説明しましたが、本器には入力バッファが入っておりません。従って、非動作時、即ち電源が投入されていない場合入力インピーダンスは200Ωです。非動作時±5Vの入力信号が与えられておりますと約25mAの電流がながれます。この場合損失は125mWで、内蔵している抵抗の定格(1本250mW)に対して1/4のディレーティングですが、長時間この状態で放置されますと製品の寿命を短縮する恐れがあります。

本器は極力電源と入力信号が同時に入るようなシステムでのご使用をお勧め致します。

3:出力について

上記の場合と同じく電源投入前は出力端子間のインピーダンスはブロック図に示したR3で決まり1kΩ(100mW)です。この間に電圧が低インピーダンス源から印加されますと好ましくありません。また電源が入っている状態で、入力が解放に近い場合は入力側に電圧が現れますが異常ではありません。

出力の短絡は出力インピーダンスで決まる入力電流がながれます。この場合は $5V / 2.2k\Omega = 2.3mA$ となりますが、破損、劣化は生ぜず問題はありません。

以上2、3に関しては2ポート絶縁増幅器特有の問題ですので、3ポートタイプを扱い慣れておられる皆様には改めてご注意下さるようお願い致します。

応用回路例(図5)

本回路は4-20mAの電流信号を0-5Vに変換する回路で電流-電圧変換用シャント抵抗(R_s)及びバイアス設定用(R_5)を追加しており、 R_5 は入力4mA時の電圧をキャンセルします。利得設定はVR1によって行います。VR1をR3とシリーズにいった場合、零調と利得調整が相互干渉を起こしますので本図のようにします。利得設定はR4、R5として、 R_5 ($R_2 + VR_1$)の並列合成抵抗をRとした時 $G = (1 + R_3 / R)$ で決まります。キャンセル電圧を+15Vから取っていますが、必要な時はZD等で安定化して下さい。

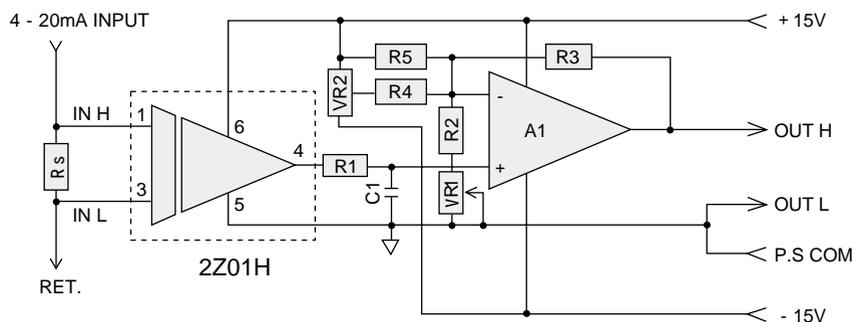
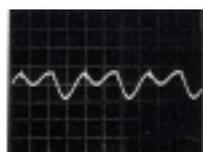


図 5

2Z01H ($t_{Rg} = 50$)



低価格、小形、高性能、高信頼性 絶縁増幅器3Z200登場

本器は、各種電力変換器のハイパワー化に伴う入力電圧の高電圧化及び高速化に対応する目的で製品化されました。弊社は20年間以上に及ぶ絶縁増幅器の専門メーカーとして、この間ご愛用頂きましたユーザーの皆様と共に培ってきたノウハウを結集し、その電気的特性のみならず必要とされる各種の特性を再検討致しました。また本器は、この間発展した画実装部品及びその組立て技術を取り入れたことにより、信頼性の向上とより量産化が達成できました。

次に、本器の特徴を示し併せて主要な規格について解説します。

1 絶縁耐圧について

これは本器の外形を決定した最大の要因となります。JEM1103(制御機器の絶縁距離)及びJEM1334(配電盤・制御盤の絶縁距離)に適合するために必要な空間距離及び沿面距離を30.5mm(プリント基板上2mmのラウンドにて本器を搭載した場合)すると取り扱える主回路電圧は下記ようになります。

表 - 1

最大主回路電圧	JEM1103		JEM1334	
	空間距離	沿面距離	空間距離	沿面距離
DC1800V以下	20	28		
DC1200V以下			20	28
AC1500V以下	20	28		
AC1000V以下			20	28

* JEMは日本電機工業会規格

2 耐電圧の保障値と定格電圧との関係

絶縁増幅器に於ける故障発生はその大部分が耐圧不足と考えられます。その理由は保障耐電圧がAC1500Vの製品をAC1000Vで使用しており問題はないはずと解釈し、実際に出荷時点で異常無く出荷されていることによる場合が多く確認されております。このような事態を未然に防ぐために是非とも定格電圧においてコロナ発生の有無を確認しておく必要があります。また、JEC241(半導体電力変換装置)では主回路電圧の3倍を試験耐電圧としており、弊社製品はこれを順守しております。

本器は、コロナ発生開始電圧及び消滅電圧をAC1200V以上とし、1分間定格耐電圧はAC3000Vに対してAC1000V以下の主回路電圧でのご使用を保証するものです。なお、JECは電気規格調査会標準規格(JEC規格)です。

3 高速性について

本器は、-3dBポイント20kHzと高帯域です。各種インバータには長い間SCR等がスイッチング素子として使用されてきました。しかし最近はそのスイッチングスピードの限界或いはゲートのドライブ性からMOS FETやIGBTにとって代わられています。特にIGBTは高速性に優れており、その高耐電圧化が進めば10kHzを越えた大電力インバータの登場も可能と考えます。サイクル毎の制御には本器がその威力を発揮いたします。

4 使用環境対策について

電子部品の小形化が進行するなかで電力制御関係は益々高電圧化されてきており、さきに示したように物理的に要求される外形寸法に適合した引き出しピンを必要とします。

最近の絶縁増幅器の多くは0.2t×0.5程度の平板を引き出しピンに使用しておりますが、実装時にハンダ付け性、温度条件、耐振動の問題及び使用する基板の温度特性等を考えた場合、考慮しなければならない物理的な寸法は大きく、十分配慮する必要があります。このため本器は一般的にマザーボードに使用されている、0.64×0.64の角型ポストを引き出しピンに採用しております。このポストは振動に対して共振する周波数が高くほとんどの用途に最適です。またハンダ付け面積も大きく、ピン自体の機械的な強度は非常に大きくなります。また全体のピン数は15本有り、対衝撃性の向上を計っております。

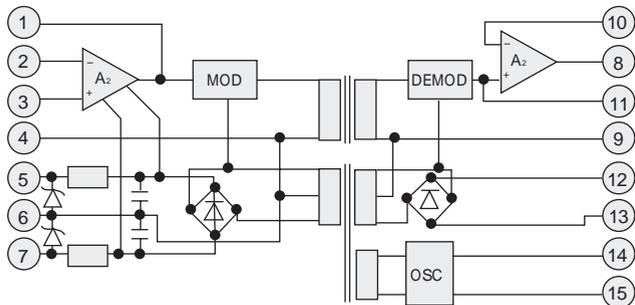
3Z200規格表

本仕様は改良のため、御承認を得た上で変更することがあります。

(温度関連規格を除き、室温にて規定する。)

項目	単位	規格	備考
1 入力			
1-1 入力信号電圧	V	0 ~ ±10	利得0dBにて
1-2 利得設定範囲	dB	-20 ~ 40	
1-3 オフセット電圧	mV	10max.	
1-4 入力換算温度ドリフト	μV /	20max.	
1-5 入力インピーダンス	M	10	
1-6 入力バイアス電流	nA	100max.	
1-7 入力破壊電圧	±V	30	
1-8 入力内蔵バイアス電源	±V	6.5	負荷電流0.5mA
2 出力			
2-1 最大出力電圧	±V	11min.	負荷抵抗2.4k
2-2 最大出力電流	mA	5max.	負荷抵抗2.0k
2-3 入力 出力間伝送比		0.99	
2-4 伝送比温度系数	ppm /	150max.	
2-5 非直線性	%	0.2max.	
2-6 オフセット電圧	mA	10max.	
2-7 残留キャリア成分	mVp-p	20	
2-8 利得設定範囲	dB	-20 ~ 40	
2-9 出力内蔵バイアス電源	±V	15	
2-10 出力内蔵バイアス出力電流	±mA	1	
3 周波数応答 (-3dB)	kHz	20	
4 変調周波数	kHz	130	
5 絶縁特性			
5-1 入力 出力間耐圧	ACrms	3000V 1分間	
5-2 入力 電源間耐圧	ACrms	3000V 1分間	
5-3 出力 電源間耐圧	ACrms	100V 1分間	
5-4 同相信号除去比	dB	110	50Hzに於いて
5-5 絶縁容量	pF	20	
6 電源			
6-1 電圧	V	14 ~ 16	
6-2 電流	mA	30	5mA出力時
7 温度範囲			
7-1 規格保障		-10 ~ +70	
7-2 動作保障		-25 ~ +85	
7-3 保存保障		-35 ~ +105	
8 許容温度範囲	RH%	95max.	但し、結露無きこと
9 耐震・衝撃			
9-1 耐振性	JIS-E4031	2種B種	
9-2 対衝撃性	(間隔0.004 ~ 0.01秒)	3Gmax.	
10 外形寸法・重量	25.4 × 36.1 × 12.7	約25g	

ブロックダイアグラム (図 1)

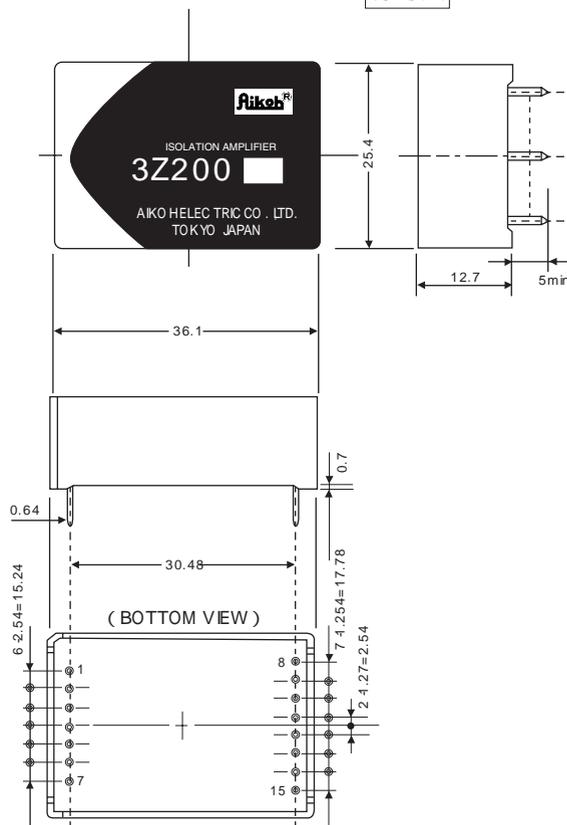


ピン接続表

- 1 : INPUT FB (INPUT AMP OUT)
- 2 : INV. INPUT (- IN)
- 3 : NONINV. INPUT (+ IN)
- 4 : INPUT COMMON (INPUT GND.)
- 5 : バイアス電源 + 極
- 6 : 4PINと等価
- 7 : バイアス電源 - 極
- 8 : 絶縁出力 (2次側FB)
- 9 : 絶縁出力COMMON (2次側接地地点)
- 10 : 2次側INV. (- IN)
- 11 : 2次側NONINV. (+ IN)
- 12 : 2次側電圧出力 + 極
- 13 : 2次側電圧出力 - 極
- 14 : 供給電源 + 極
- 15 : 供給電源 - 極

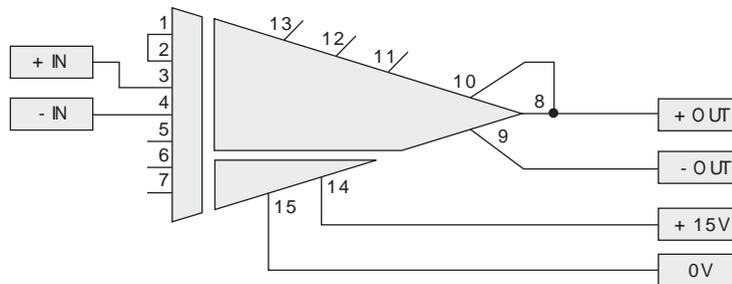
原形寸法図 (図 2)

原寸大

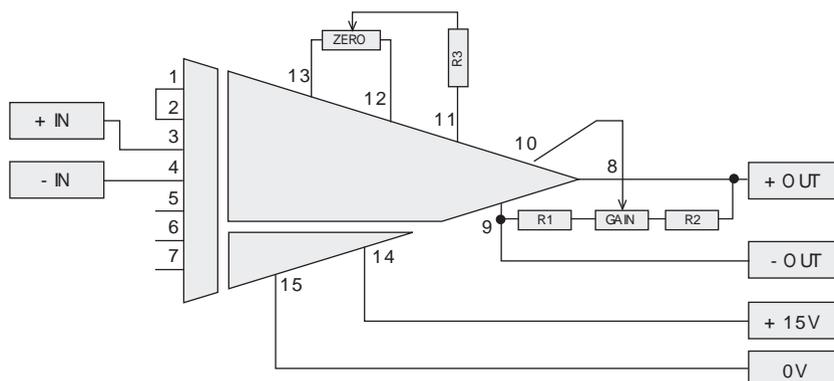


注1 : 現品端子番号は表示されておりません。

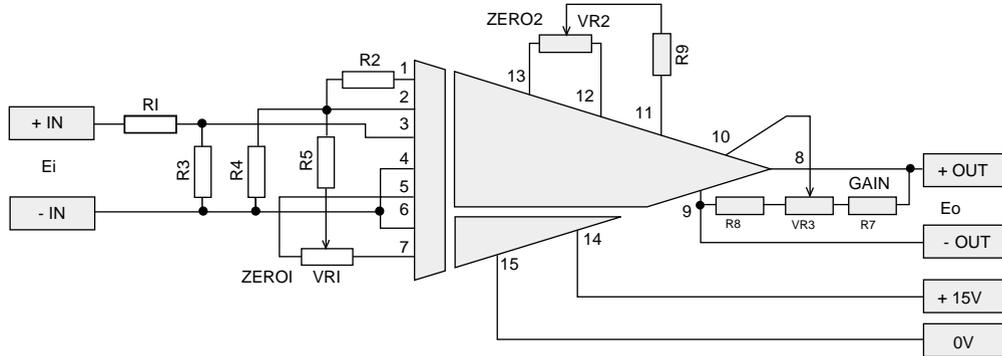
基本的な接続 (図 3)



代表的な接続例 (1) (図 4)



代表的な接続例(2) (図-5)



本器は入力側及び出力側にバイアス用の電源を持っております。図 5はそれを生かした小信号の検出用絶縁形増幅回路です。入力側に使用しているOP-AMPのオフセット電圧の温度ドリフトは $5\mu\text{V}/$ です。絶縁増幅器には必ず変調器、復調器が必要とされ、これらの回路にも温度依存性があり、本器を利得0dBで使用した場合の零点ドリフトは $150\mu\text{V}/$ となります。従って入力信号が小さい場合は、図 5のように入力側で、できるだけ利得をとり、出力側では微調整程度にするのが望ましくなります。

零調整は入力、出力側の双方に入っております。入力信号にバイアスがあり、出力を αV する場合、或いは出力にバイアスを与えたい場合など何れかを微調整にし一方を粗調整にします。

入力側バイアス電源は $\pm 6.5\text{V}$ 、 $\pm 0.5\text{mA}$ の容量があります。零点ドリフトが問題にされるような場合、この電源を用いて外部により低ドリフトの、ローパワーOP-AMPを使用することもできます。

$$E_o = E_i \left(\frac{R_3}{R_1 + R_3} \right) \left(\frac{R_4 + R_2}{R_4} \right) \left(\frac{R_8 + R_7}{R_8} \right) K \quad \text{但し } \begin{matrix} R_5 & R_2 \\ R_9 & 15\text{K} \\ K & 0.99 \end{matrix}$$

ここで $R_8 = R_8 + (\text{VR3のR8側の値})$

$R_7 = R_7 + (\text{VR3のR7側の値})$ 更に零調整範囲はおよそ次式で計算することができます。

ZERO1による出力の変化範囲

$$E_o \pm 6.5 \left(\frac{R_2}{R_5} \right) \left(\frac{R_8 + R_7}{R_8} \right) K$$

ZERO2による出力の変化範囲

$$E_o \pm 15 \left(\frac{15}{R_9} \right) \left(\frac{R_8 + R_7}{R_8} \right)$$

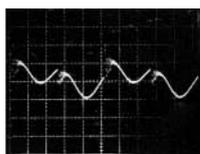
御使用の注意

電源電圧が4V以下で長時間放置されますと本器は過電流が流れ破損する恐れがあります。

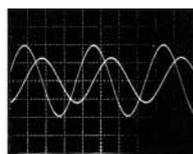
電源容量が大きい場合は、特に御注意下さい。



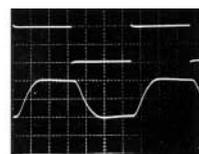
無信号時
V : 20mV / Div
H : 2μS / Div



出力 +10V
V : 20mV / Div
H : 2μS / Div

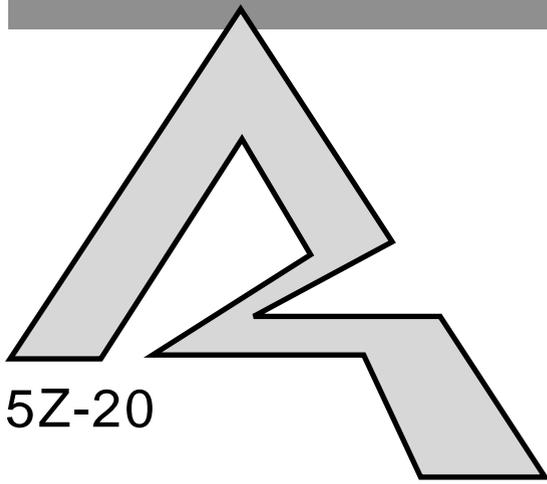


fin : 25kHz
V : 5V / Div
H : 10μS / Div



fin : 8kHz
V : 10V / Din
(上入力、下出力)
H : 20μS / Din

	8A-120T	5A-11
入力		
入力信号電圧 利得0dB	0 ~ 5V	0 ~ 3.5V
利得設定範囲	0 ~ 40dB	0 ~ 40dB
オフセット電圧	± 10mV max	± 10mV max
入力換算温度ドリフト 0 ~ 60 平均	5 μV / typ, 20 μV / max	50 μV / typ, 100 μV / max
利得設定ドリフト 0 ~ 60 平均	50ppm / typ, 100ppm / max	50ppm / typ, 150ppm / max
入力インピーダンス 利得0dB差動	50M	50M
入力バイアス電流	20nA typ, 50nA max	30nA typ, 100nA max
同相信号除去比	110dB mini	100dB min
入力破壊電圧	± 50V max	± 30V max
出力		
最大出力電流	22mA max	22mA max
	V / I変換係数3.3mA / V	V / I変換係数6.25mA / V
最大負荷抵抗 20mA出力時	825	520
内部許容損失	750mW	750mW
非直線性 利得0dB	0.02% typ, 0.05% max	0.05% typ, 0.1% max
絶縁耐圧		
入力対出力	2000V / 1分, 1500V / 連続	1500V / 1分, 1000V / 連続
入力対電源	2000V / 1分, 1500V / 連続	1500V / 1分, 1000V / 連続
出力対電源	2000V / 1分, 1500V / 連続	1000V / 1分, 1000V / 連続
周波数応答性 - 3dB フルパワー(20mA)	DC ~ 1KHz	DC ~ 500Hz typ
雑音		
残留キャリア成分	5 μ A ^{P-P} typ	10 μ A ^{P-P} typ
スパイク電圧成分	50 μ A ^{P-P} typ	50 μ A ^{P-P} typ
スパイク半値中	0.2 μ sec	0.2 μ sec
変調方式	AM変調方式	AM変調方式
変調周波数	約20KHz	約16KHz
入力、出力間浮遊容量	10pF typ, 20pF max	10pF typ, 20pF max
内蔵・バイアス電源	± 15V, 5mA max	± 6.4V, ± 20ppm 0.7mA max
電源電圧	+ 15V ± 5%	+ 15V, ± 5%
消費電流 0mA出力時	55mA	35mA
20mA出力時	75mA	55mA
温度範囲		
規格保証範囲	0 ~ + 60	0 ~ + 60
動作温度範囲	- 25 ~ + 85	- 25 ~ + 85
保存温度範囲	- 55 ~ + 125	- 55 ~ + 125
外形寸法	047 × 62 × 16m/m	40 × 40 × 16m/m
重量	約100g	約50g



5Z-20



5Z-20の基本的な接続は〔図1.1〕に示す通りである。入力アンプ(A₁)はフォロワーアンプとなっており、利得調整、及びゼロ調整は出力側アンプ(A₂)で行います。

出力側アンプのノンインバーティング端子に接続される入力抵抗は20K で、ローパスフィルターのインピーダンスである。伝送比は0.993(入力±5Vに対する出力は±4.95V) オフセット電圧は±10mV以下である。従って、本器以降の回路に調整点をもつシステム、又は単純に絶縁のみを目的とする用途においては帰還抵抗20K のみでも使用可能であります〔図1.2〕。

正確な調整を期する場合は次式により各定数を求めます。

$$E_0 = (1 + \frac{R_f}{R_1}) \cdot e_i \cdot K - \frac{R_f}{R_b} \cdot e_b \quad (1.1)$$

但: Kは伝送比(0.993)

e_bはVR1の midpoint 電圧(15V)

R₁ R_b

(1.1) 式右辺第1項は利得調整、第2項はゼロ調整を示す。

スパン調整

〔図1.2〕は5Z-20出力部の詳細図である。A₂の入力抵抗は20K であるから、R₁/R_fが20K となるような値を選択する。いま、e_i = 10V、利得0dbの回路ではR_fが優先し、その値を20K (10K 固定と20K VR) としR₁を次式より求める。

$$R_1 \approx R_f / (\frac{E_0}{K \cdot e_i} - 1) \quad (1.2)$$

$$20K \left(\frac{10}{0.993 \times 10} - 1 \right)$$

$$3M$$

ゼロ調整

ゼロ調整はA₂の加算点に対するバイアス回路となります。5Z-20のオフセット電圧は±10mV max、可変範囲を±15mVとするとVR1の midpoint 電圧は15V、R_f = 20K よりR_bは1.1 式から、

$$\frac{20K}{R_b} \cdot 15V = 0.015$$

$$R_b = 20M$$

ここで、スパン調整、ゼロ調整とも可変幅を大きくすると、各VRの温度係数の影響を受け易くなりますのでご注意を要します。

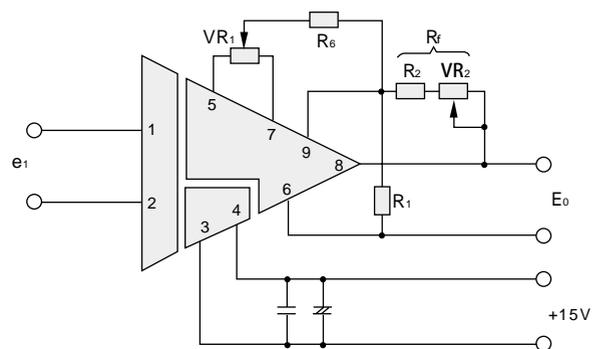
分割回路

5Z-20は⊖入力に対して5.5Vまでしか入りませんので入力が±10Vのときは入力側で±5Vに分圧し、出力側で2倍の利得を設定します。その際、可変抵抗のみで行いますとVRの温度係数がゲインドリフトとしてスパンに変動を及ぼしますので、固定抵抗分を出来るだけ大きくして下さい〔図1.3〕。

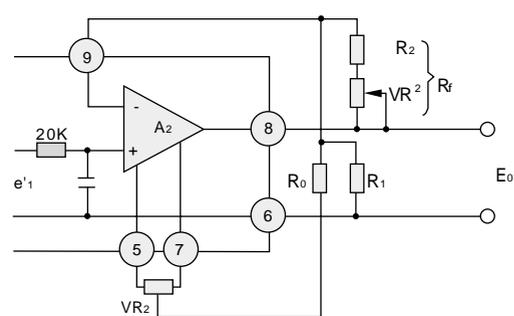
デカップリングについて

電源のデカップリングコンデンサは、使用する電源、及び同電源が他の回路と共用する場合にはモジュールの近傍に必ず挿入して下さい。

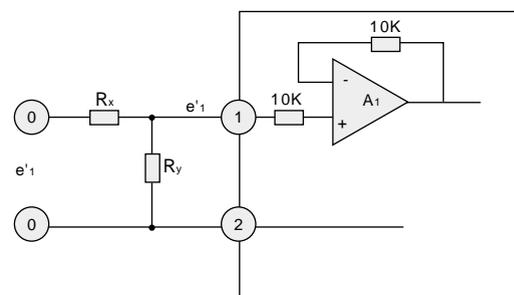
〔図1.1〕基本接続図



〔図1.2〕出力部利得調整



〔図1.3〕入力分割回路



8Z-200 8Z-200S2



8Z-200は耐圧と外形寸法を別にすれば、電気的特性、ブロック図ともに5Z-20と殆んど同様であります。伝送比0.993、オフセット電圧±10mV以下(±2mV typ.)で目的と他の周辺回路の関係によっては帰還抵抗15Kのみでも使用出来ます。このときの代表的な入、出力特性は次の通りである。

(表2.1)

入力(V)	標準出力	範囲
+ 10,000	+ 9.930	+ 9.900 ~ 9.970
0,000	+ 0.002	- 0.011 ~ + 0.010
- 5,000	- 4.965	- 4.950 ~ - 4.985

正確な伝送を求める場合は〔図2.1〕においてR₁ R_bのときの入、出力関係を次式より求めます。

$$E_o = \left(1 + \frac{R_f}{R_i}\right) \cdot e_i \cdot K - \frac{R_f}{R_b} \cdot e_b \quad (2.1)$$

但: K = 0.993

e_bはVR₁の中点電圧、(電源+12Vのとき15V)

スパン調整

〔図2.2〕は8Z-200の出力部である。A₂のノンインバーティング端子に接続される等価インピーダンスは約15K、利得0dbの回路ではR_fが支配的であり、R_fを約15K(通常、10K固定と20K VR)とする。このときのR₁は次の式から求められます。

$$R_1 = \frac{R_f}{\left(\frac{E_o}{K \cdot e_i} - 1\right)} \quad (2.3)$$

$$15K \left(\frac{10}{0.993 \times 10} - 1 \right) = 2.2M$$

ゼロ調整

本器のオフセット電圧は±10mVであるからゼロ可変範囲を±15mVとすれば、〔図2.1〕において、e_i=0Vのときの絶対可変電圧値は

$$\frac{R_f}{R_b} \times 15(V) = 0.015(V)$$

R_f = 15K であるから
R_b = 15M

ここで、スパン調整、ゼロ調整ともに可変幅を広くすると利得の大きさにより固定抵抗、及び可変抵抗の温度係数の影響を受けますので注意を要します。

調整順位は、ゼロ調整、スパン調整の順となります。

その他

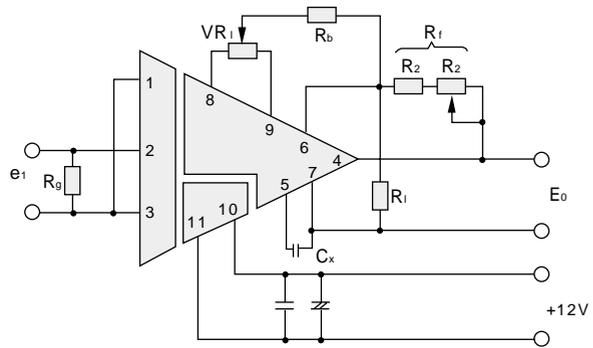
1) 入力が±10Vのときは入力側で±5Vに分圧し、出力側で2倍の利得を設定します。その際、R₂を出来るだけ大きくし、VR₂は微調整に必要な値として下さい。分圧回路は〔図1.3〕を参考にして下さい。

2) 〔図2.1〕中のR_Gは入力オープン状態が長時間継続する場合に必ず挿入して下さい。また、C_xは周波数帯域の制限、及びリップルを減少させる場合に付加します。

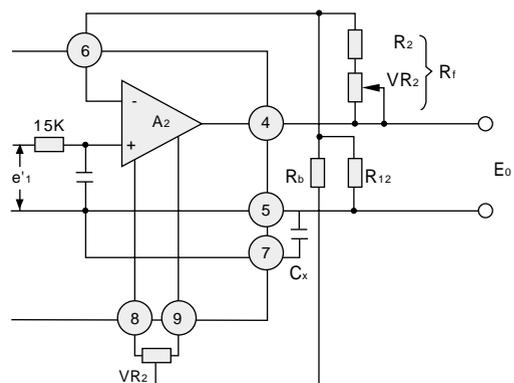
デカップリングは使用する電源が他の回路と共用する場合にモジュールの近傍に入れて下さい。

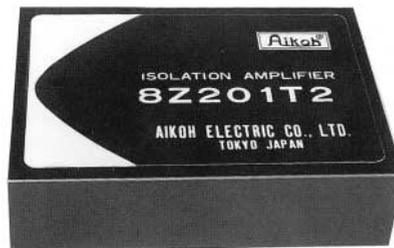
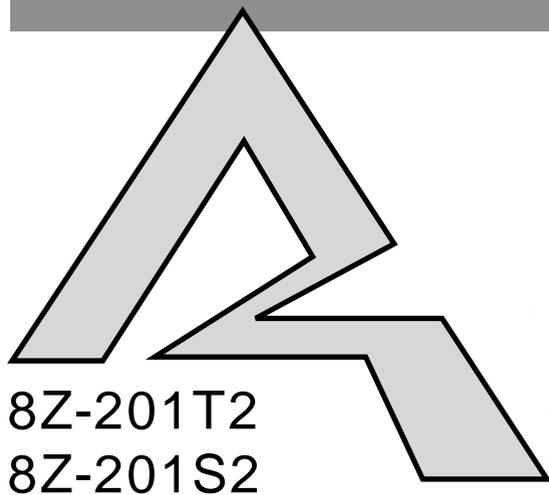
3) ピンの電源出力は±15V、±20mAの容量がありますが、非安定化ですので、これをバイアス用電源として用いる場合は温度補償形のゼナーダイオードにより安定化する必要があります。

〔図2.1〕基本接続図



〔図2.2〕出力部利得調整





8Z-201T2は入力側、出力側の双方で利得設定が可能ですが、基本的な考え方としては入力側で利得設定を行い、伝送範囲を±10Vのレベルに変換し、出力側において微調整を行います。

出力部利得調整

〔図3.1〕は出力部の等価回路である。復調器の出力レベルは入力±10Vに対して、極性を含めて±10Vとなります。

出力段は利得設定の容易なインバーテングアンプとなっており、入力抵抗は16K、フィードバック回路には200Kが挿入されており外部回路がオープンするとき最大利得は約12倍に制限されております。出力段0dbとするためには間の合成抵抗が約16Kとなり、外部抵抗値は17.8Kとなる。従って、この値は15K + 5K VR、又は16K + 3K VR等の組合せが考えられる。このときの可変幅は次の通りとなります。

(表3.1)

R ₄	VR ₂	最小利得	最大利得
15K	5K	0.87	1.14
16K	3K	0.93	1.08

ゼロ調整

入力部の利得設定によりオフセット電圧も増幅されますので、ゼロ調整用VRの値は変わります。ピンには電源より各々10Kが接続されており、VR₁により分割する形となります。VR₁には通常2~100Kが使用されます。

(表3.2)

入力側利得	オフセット	可変抵抗値
3倍以下	±33mV	2K
25倍以下	±120mV	10K
50倍以下	±250mV	50K
75倍以下	±300mV	100K

入力部利得設定

入力アンプ(A₁)はインバーテング、ノンインバーテング、フィードバック、コモン、ガード等の端子から成り、ガード端子はコモンに対して耐圧は保証されておりません。従って、ガード端子は入力コモンに接続するかオープンとします。

出力アンプはインバーテング接続となっている関係から、入力アンプの動作モードは全体として反転しますので注意を要します。

(1)インバーテング接続

〔図3.3〕よりA₁の入力信号をe_i、出力電圧をe_{o1}とすれば

$$-e_{o1} = \frac{R_2 + 10}{R_1} \cdot e_i \quad (3.1)$$

R₁、R₂はKで示す。この回路の入力インピーダンスはR₁で決まります。R₃はA₁のバイアス電流の影響を少なくするためのもので、その値はインバーテング端子からみたR₁、及びR₂+10Kの並列合成抵抗である。

$$R_3 = \frac{R_1 \cdot (R_2 + 10)}{R_1 + R_2 + 10} \quad (3.2)$$

(K)

e_{o1}は±10Vの範囲内として下さい。e_{o1}が-10.5Vを越えると変調器、復調器に異常電流が流れ故障の原因となる場合があります。また、入力信号に大きなノイズ等を含む恐れのある場合は間に逆並列に保護ダイオードを入れて下さい。

尚、ピン内蔵10Kは精度1%、温度系数25ppm/°Cの特性を有しております。

8Z-201T2 8Z-201S2

(2) ノンインバーティング接続

この回路では全体としてインバーティングとなりますが、入力又は出力を逆結線とすれば等価的に通常のノンインバーティング回路となります(R_3 R_4 として)。

$$e_{01} = \left(1 + \frac{R_2 + 10K}{R_1}\right) \cdot e_i \quad (3.3)$$

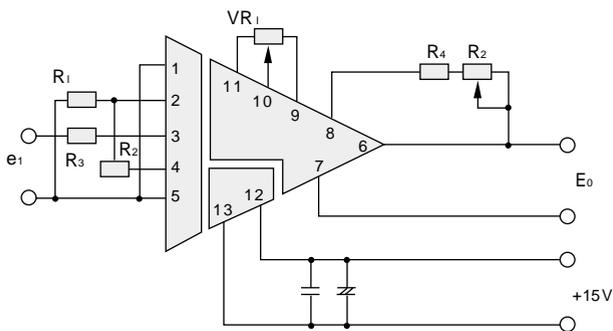
ここで、 R_1 がない場合 ($R_1 = \quad$)には電圧フォロワーとなります。信号源インピーダンスが十分に低いときは R_2 は不要となり \quad はショート、 R_3 は10K \quad となります。

入力ラインが開放となる場合には e_{01} が振り切れることがありますので必ず R_4 を挿入して下さい。 R_4 は原則的に(3.2)式により決めます。過大入力に対しては \quad 間に信号レベルに応じたゼナーダイオードを挿入して下さい。

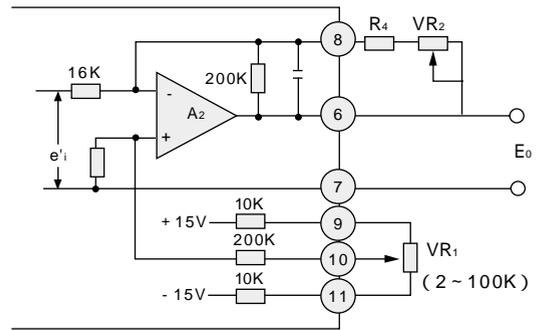
(3) 利得設定の上限について

入力アンプ (A_1)は高信頼規格のOPアンプを使用しており、オフセット電圧は $\pm 5mV$ max.、温度ドリフト $3\mu V / \quad$ typ.であります。出力側でのゼロ調整幅を考慮しますと入力側での利得設定は50倍以内が望ましく、安定性の面からも限界に近い利得となります。これを越える利得は出力側で行って下さい。

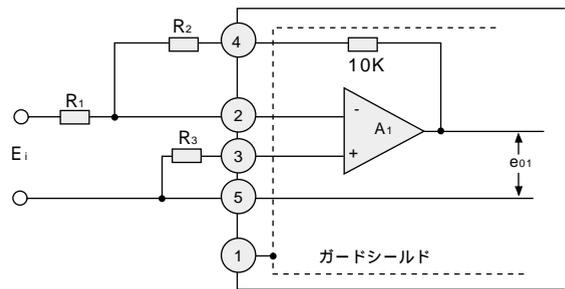
[図3.1]基本接続図



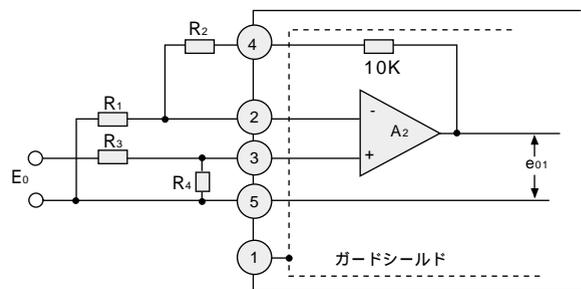
[図3.2]出力部利得調整

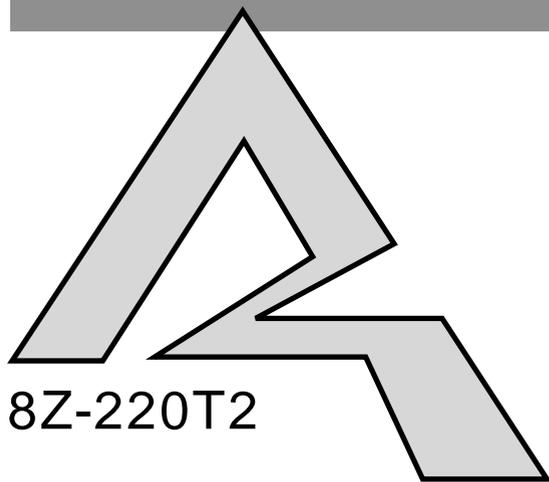


[図3.3]インバーティング入力



[図3.4]ノンインバーティング入力





8Z-220T2



8Z-220T2の特長は入力部に安定化された電源出力(±15V、±5mA)を持ち、出力部は出力端子と電源端子のみとして出力及びコモン間の距離を大きくして信号を送り出すシステムに使用し易くしております。そのため回路構成は定電流形アンプの8A-120Tと同一構成となっており、負荷抵抗500 Ωまでのドライブが可能となっております。

[図4.1]は本器の基本的な回路接続である。出力段は利得の0dbのインバーテング接続となっており、A₂にはパワーTrを追加してパワーアップを行っております。従って、負荷側からの異常信号に対して改善されます。

[図4.2]に示すように基本的には 間での利得調整は可能でありませんが、損失電力の増大等の制約を生じますので出力側におけるプログラムはリップル除去用外付コンデンサのみとして下さい。

入力部利得調整

8Z-220T2の入力の入力アンプ(A₁)は、インバーテング端子、ノンインバーテング端子、フィードバック及びコモン端子から成り、フィードバック端子内部には10K (1%, 25ppm/°C)が内蔵されております。また、コモン間には各々+15V、-15Vの電源出力を持っております。この電源は精度±6%、±5mAの負荷を取ることが出来ますが、環境が高温となるような場所に設置される場合には可能な限り負荷を小さくして下さい。

1)インバーテング接続

[図4.3]のインバーテング接続の場合、出力側アンプ(A₂)もインバーテング接続である関係から全体として同相アンプとなりますのでご注意を要します。

回路定数は一般のOPアンプ同様に扱われますが、e₀₁が-11Vを越えると後段の回路に悪影響を与えますので十分に注意して下さい。本回路において、A₁の入出力関係は次の式で表されます。

$$-e_{01} = \left(\frac{R_2 + 10K}{R_1} \right) \times (e_i - e_{os}) \left(\frac{R_2 + 10K}{R_1} + 1 \right) \cdot \frac{R_3}{R_3 + R_4} \cdot e_b \quad (4.1)$$

ここで、R₁~R₄はK、e_{os}はA₁のオフセット電圧、e_bはVR₁の midpoint 電圧である。(4.1)式の右辺第1項は利得調整、第2項はゼロ調整を表します。(表4.1)に代表的な回路定数を示します。

(表4.1) (ゼロ可変幅は出力換算)

利得	R ₁	R ₂	R ₃	R ₄	ゼロ可変幅
1倍	10K	0	4.7K	4.7M	±30mV
	100K	90K	47K	20M	±70mV
10倍	10K	90K	10K	20M	±77mV
50倍	2K	90K	2K	4.7M	±300mV
	20K	990K	20K	20M	±750mV

利得の調整はR₁、又はR₂の一部を可変抵抗とします。その際ゼロ点も変化しますが調整手順をゼロ調整、利得調整の順に行えば本質的に問題となりません。

ゼロ調整

ゼロ調整の幅はVR₁の両端に固定抵抗を入れてVR₁の midpoint 電位を絞る方法もありますが、その場合、e_bの変動に影響されますのでR₄ > 100 × R₃が成立するような値とします。また、R₄をピンに接続すると

(4.1)右辺第2項は -R₂/R₄ × e_bであるからR₂を固定抵抗、R₁の一部を可変抵抗とすればゼロ調整と利得調整を各々独立して行うことが出来ます。

2)ノンインバーテング接続

[図4.4]はノンインバーテング接続の構成図である。本器全体の出力極性は出力アンプ(A₂)がインバーテング接続ですので反転します。回路定数は通常のOPアンプ同様に行いますが、A₁の出力が-11Vを越えないようにして下さい。図中R₅は入力信号ラインが開放となりA₁の出力が-11Vを越える恐れのある場合に必要となります。

A₁のインバーテング点電圧をe_s、ノンインバーテング点電圧をe_n、VR₁の midpoint 電圧をe_bとし、R₃ VR₁であるとき、各抵抗値をK 単位にとるならば

$$e_n = \frac{R_4}{R_4 + R_5} \cdot e_i \quad (4.2)$$

$$\frac{e_{01} - e_s}{R_2 + 10K} = \frac{e_s}{R_1} + \frac{e_s + e_b}{R_3} \quad (4.3)$$

また、OPアンプの基本的性質から

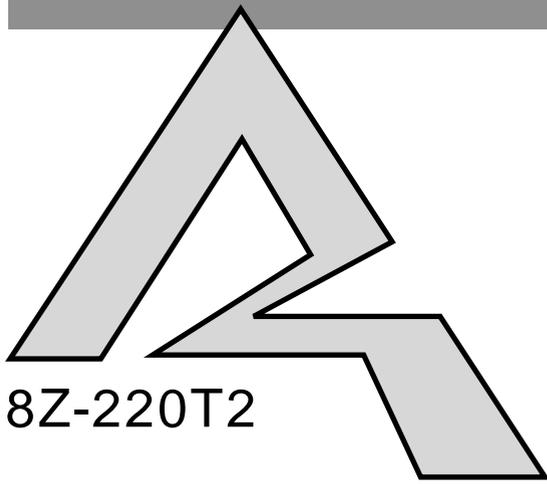
$$e_s = e_n \quad (4.4)$$

R₁とR₃の並列合成抵抗(R = R₁//R₃)とR₅とすれば、

$$e_{01} = \left(1 + \frac{R_2 + 10K}{R_1} \right) \times \left(\frac{R_4}{R_4 + R_5} \right) \cdot e_i - \frac{R_2 + 10K}{R_3} \cdot e_b \quad (4.5)$$

右辺第1項は利得調整、第2項はゼロ調整回路となります。

(4.5)より、R₂、R₃は利得、及びゼロ調整の双方に影響しますので、e_bが判っているゼロ調整の幅から決定します。



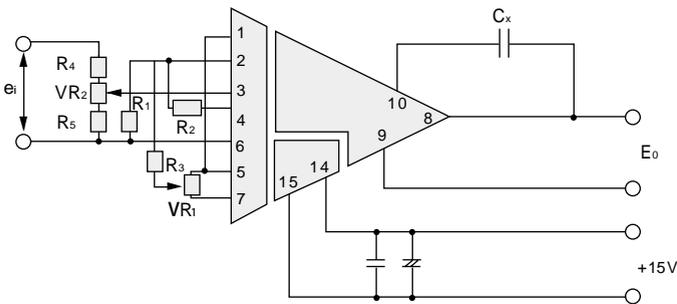
8Z-220T2

ゼロ調整

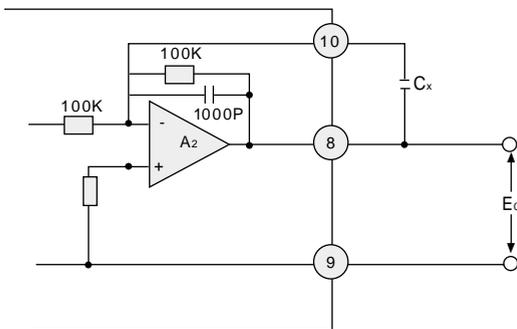
本器オフセット電圧は±10mVであるが、システム全体のオフセットを考える必要がある場合には可変幅を大きくする必要があります。R₂が決められたとき、利得を決定するのはR₁、R₄、R₅である。R₄、R₅は分割回路で一般的にはR₄を可変とし、その中点より入力する回路が使用されます。

このときの入力インピーダンスは一定となります。また、R₁、R₂も一般のOPアンプ回路と同様、及びピンからみたときの合成抵抗値が出来るだけ近い値とします。(表4.1)は代表的な回路定数である。

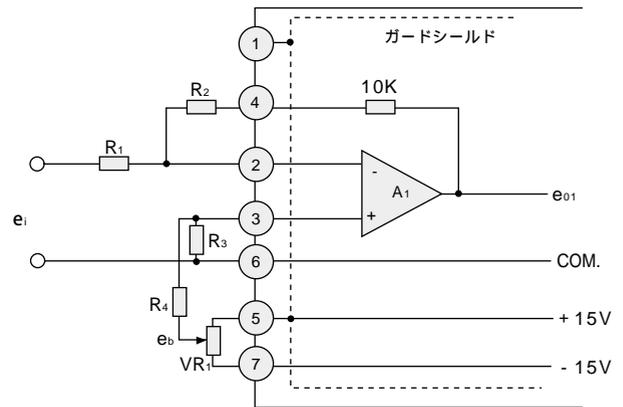
〔図4.1〕基本接続図



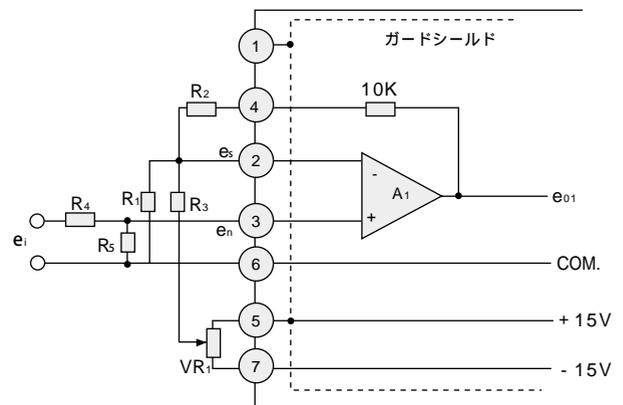
〔図4.2〕出力部回路

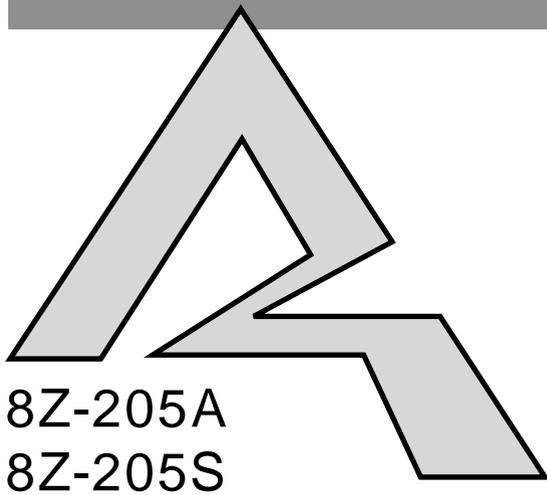


〔図4.3〕インバーテング入力

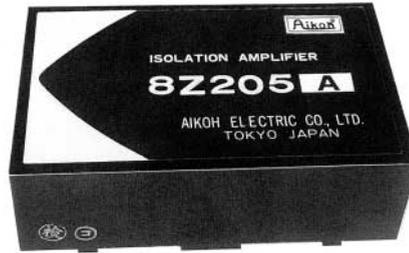


〔図4.4〕ノンインバーテング入力





8Z-205A
8Z-205S



絶縁アンプは2段複合アンプで一般的に電圧出力形の絶縁アンプの場合、入力部、出力部の双方で利得のプログラムを行うことが出来ますが、温度ドリフト、リップル等を考慮して原則的に入力例で大きく利得を調整します。本器入力アンプ(A₁)には低ドリフト、低オフセットのOP(μPC254A)が使用されており微小信号に対して大きな利得を設定することが出来ます。〔図5.1〕は本器の基本接続である。伝送比をKとしたとき入力e_iと出力E₀の関係は

$$E_0 = K \cdot \left(\frac{R_2}{R_1 + R_2} \right) \cdot \left(\frac{R_3 + R_f}{R_3} \right) \cdot e_i \quad (5.1)$$

但: K = 0.99

入力範囲は - 5.5V ~ + 10V であるが、この意味はR₂に印加される電圧である。下表に代表的な回路定数を示す。

(表5.1)

入力信号	R1	R2	R3	R4	VR1	VR2	ゼロ可変幅
- 5.5 ~ + 10V	10K	4.7M	21M	10K	50K	50K	± 12mV min
- 10 ~ + 10V	20K	20K	30K	27.4K	50K	5K	± 25mV min

出力部利得調整

〔図5.2〕は内部回路と利得回路である。、ピンには± 15Vの電源供給されており、この端子に外部から電圧を加えすと破損します。A₂のノンインバーテング端子には復調された入力信号が15KΩを通して供給されます。

ここで、A₂の入力信号をe' _i、R_f = R + VR₂、A₂のオフセット電圧をe_{os2}、ピンオープンとしたときの利得調整は

$$E_0 = \left(1 + \frac{R_f}{R_3} \right) \cdot e'_i - e_{os2} \quad (5.2)$$

e_iは利得設定値に依存し、伝送比を乗じた値となります。e_{os2}は± 5mV maxである。

入力範囲が - 5.5 ~ + 10Vに限定されているため± 10Vを得ようとする場合には2倍の利得をとる必要があります。また、殆どどの用途が正の片極性であるため、正確な0dbが調整できるように伝送比は管理されており

ゼロ調整

原則的にゼロ調整は低圧部である出力側で行いますが、入力側で大きな利得を設定しますと、オフセットが増大して取り切れなくなりますので、この場合には入力側で行います。

大きなオフセット電圧を出力側で調整するには図5.3)のような回路が必要となります。より出力される電圧は非安定化であるため温度補償形のゼナーダイオードにて安定化を行ってから必要な抵抗を介して、又はピンに加えます。尚、ピンに加えた場合、e' _iは分割されて小さくなります。また、ピンに加算しますとR₃とその抵抗値が並列となった値をRとして(5.2)式で利得計算をする必要があります。

入力部利得調整

入力部の利得調整に際して次の点に注意が必要であります。

- (1) A₁の出力が - 6V以上になると後段の変調器、復調器に異常電流が発生し、長時間この状態が継続すると致命的な破損につながります。
- (2) 入力端子、又は がオープン状態となりますとA₁の出力は電源電圧近くまで上がります。正方向に対しては問題ありませんが、負方向の場合には上記(1)の状態となります。
- (3) ピンの電源出力は非安定化の約15Vで、電流量は± 5mAです。
- (4) ガードピン は必ず ピンに短絡します。耐圧は保証されておりません。

ノンインバーテング入力

〔図5.4〕において、利得を必要としない場合には を に短絡し、e_iとピンの間に10K を接続し、R₁、R₃、R₄、VR₁は不要となります。R₅は入力のオープン状態を防止します。入力が大きき場合にはR₄、R₅で分割します。とくに、- 6Vを越える恐れのある場合にはR₅と並列にゼナーダイオードを挿入して下さい。

利得を設定する場合には、入力がe_i 0であるときにはe₀₁を9V位とし、両極性の場合には - 5.5 e₀₁ 10Vの範囲に入るようにして下さい。

ピンに許容される過大電圧は± 30V/1分です。

電流測定では、60mVFSが標準となっておりますが、この場合には80倍程度の利得を与えe₀₁を5V前後とします。このとき、オフセット電圧が大きくなり出力部でもゼロ調整範囲を越しますのでR₃とVR₁にて行います。入力に高圧が印加されている場合に充分な注意を要します。原則的には高圧が加わっていないことを確認して粗調整を行い実際の微調整は必ず低圧側で行って下さい。

〔図5.4〕の利得計算は次式より求めます。

$$E_{01} = \left(1 + \frac{R_3 + 10}{R_2} + \frac{R_2 + 10}{R_3} \right) \cdot e_i + \frac{R_2 + 10}{R_3} \cdot (e_b + e_{os1}) \quad (5.3)$$

但: 各抵抗値はK、e_bはVR₁の最大電圧で15V、VR₁は50 ~ 100K

ノンインバーテング入力

〔図5.5〕のインバーテング接続の回路において、e₀₁に対する制約は前述のノンインバーテングの場合と同様です。

減衰器としての使用では - 10db以下となりますと、A₁が発振する場合があります。

8Z-205A 8Z-205S

その他

1) ピン電源容量について。

の電源電圧は非安定化の $\pm 15V$ です。出力側の電源負荷が1mA以下の場合には最大5mAまで使用できます。微小信号に対してプリアンプを使用するには2.2~4.7 μF のコンデンサーを付加して下さい。

2) 供給電源について

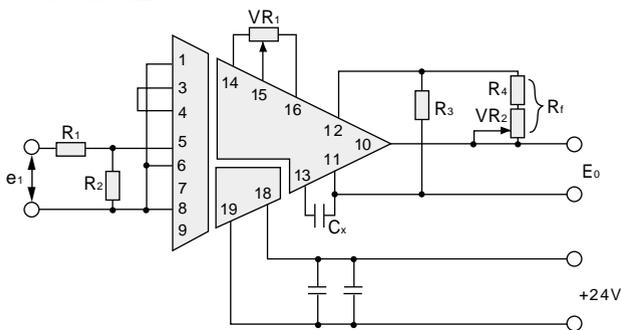
本器の電源は交直両用ですが、入力、出力側の電源を各々2mA以上使用するには直流電源を御使用願います。

8Z-205Sについて

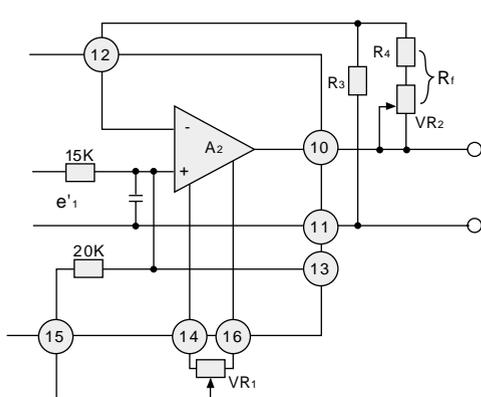
高速形8Z-205Sは次の3点において8Z-205Aと異なりますが回路説の考え方は同一です。

- (1) 供給電源電圧はDC24V $\pm 10\%$ のみで交流電源は使用できません。
- (2) 入力段のノンインバーテングピンより3Kと10Kで分割されており、従って、 $\pm 10V$ の信号は約 $\pm 7.7V$ で出力側に伝送され、ローパスフィルターで約9.9Vに戻されバッファアンプを通して出力されます。インバーテング入力で使用する場合にも伝送レベルが7.7V以下となるようにして下さい。
- (3) 入力段のインバーテング端子は内部にて10Kで帰還回路が形成されており、最大利得は40dBとなっております。

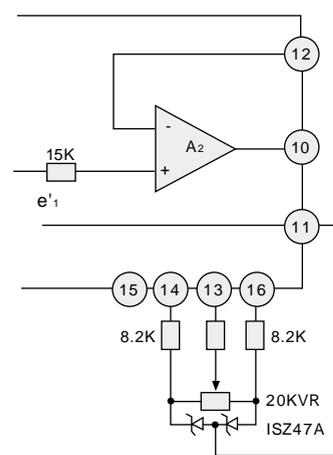
〔図5.1〕基本接続図



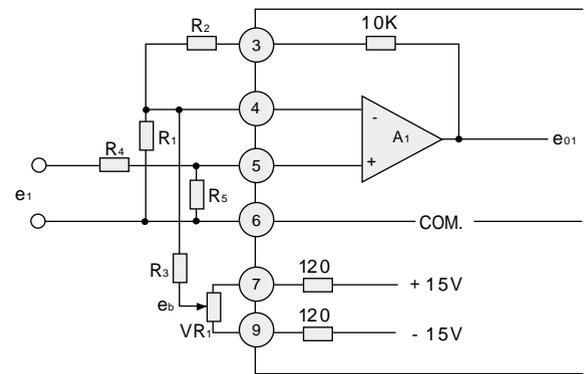
〔図5.2〕出力部回路



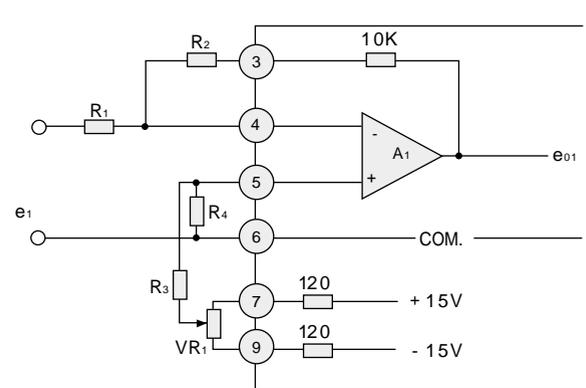
〔図5.3〕ゼロ調整(バイアス回路)

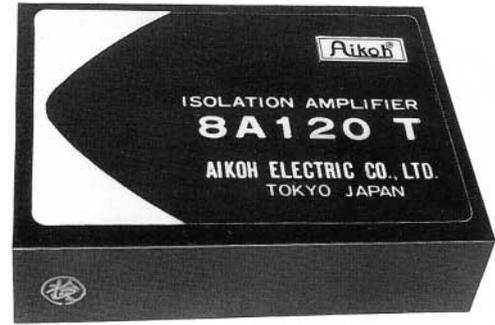
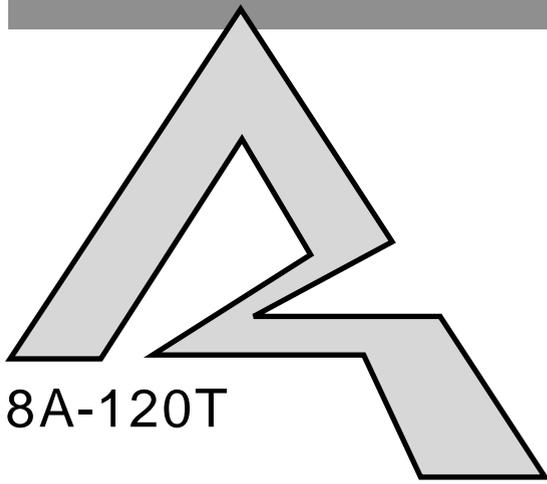


〔図5.4〕ノンインバーテング入力



〔図5.5〕インバーテング入力





定電流信号における出力形式は標準信号の0～16mA、4～20mAの他に記録用として数種類のレベルが指定されており、入力に関しては標準信号を含めて検出器レベルの無数の信号が考えられます。

8A-120Tは種々のレベルの信号に対応するために入力部での利得プログラムが可能な構成となっております。また、出力は入力部での利得、及びバイアス調整により決定され、20mA以内であればどのような出力形式にも対応出来ます。

〔図6.1〕は8A-120Tの標準接続図であり、このときの標準的な定数を〔表6.1〕に示した。

〔表6.1〕

入力	出力	R ₁	R ₂	R ₃	R ₄	R ₅	VR ₁	VR ₂
0-5V	0-16	330K	0	9.1K	4.7M	15K	50K	2K
	4-20	124K	0	8.2K	4.7M	15K	50K	2K
0-1V	0-16	12K	39K	10K	20M	18K	50K	2K
	4-20	12K	39K	10K	50M	18K	100K	2K
1-5V	0-16	51K	0	8.2K	4.7M	18K	50K	2K
	4-20	36K	0	8.2K	4.7M	18K	50K	2K

0-5V/4-20mAのとき〔図6.1〕中R₆ = 820

1-5V 0-16mAのとき、間に124Kを追加すると1V相当分の出力をキャンセルすることが出来ます。

〔図6.2〕は本器の出力部である。入出力関係は入力側プログラムによって決定され、出力部における調整箇所はありません。

実際の使用に際しては負荷抵抗を出来るだけ大きく取るようにします。

〔図6.1〕において、R_L = 250 の場合は電力吸収用抵抗 (R_D) を330～470 を付加するのが望しく、モジュールの内部損失を減少させ長期間の性能維持に役立ちます。

尚、Q₁の許容損失は、T_c = 25 に於て20W、本器を60、0 負荷で使用した場合で約5倍のマージンを確保しています。

〔図6.2〕の電圧 / 電流変換時の復調器の出力 (e_r) に対して、出力 (I_o) をプロットしたものが〔図6.3〕である。変換係数はK = I_o / e_r で定義され、この係数の偏差は±5%以内であります。最大出力電圧は約17Vで、0～16mA出力時の負荷は最大1K、4～20mAに対しては約850 までの接続が可能である。尚、本器には電流制限回路が付いておりませんので負荷抵抗が小さい状態で入力側アンプ (A₁) の出力が連続して+側に振り切れた場合、40～50mAの電流がながれます。この意味からも負荷抵抗は可能な限り大きくする必要があります。

入力部利得調整

〔図6.4〕は入力部の等価回路と利得調整回路である。

A₁には高信頼規格のOPアンプを使用しております。A₁の出力よりフィードバック抵抗として10K (25ppm / 偏差1%) が内蔵されてお

ります。また、端子には±15V±6%の電圧が出力されております。前項に記したように、出力部のV-1係数はA₁の出力電圧に対して規定されており、標準信号の0～16mA、又は4～20mAに対するe₀₁の代表値は〔表6.2〕に示す通りである。

〔表6.2〕

出力形式	出力 (mA)	e ₀₁ の電圧 (V)
0～16mA	0,000	0,000
	16,000	4,850
4～20mA	4,000	1,212
	20,000	6,061

0～16mA出力の場合

〔図6.4〕において変換式は次式により与えられます。

$$e_{01} = \left(1 + \frac{R_2 + 10}{R_1}\right) \cdot e_n + \frac{R_2 + 10}{R_3} \cdot e_b \quad (6.1)$$

但: 各抵抗値はK

e_bはVR₁の midpoint 電圧

いま、入力0-1Vにおいて出力0-16mAを得ようとするときの計算例について検討します。このときの条件として、スパンの可変幅を±5%ゼロ調整幅をスパンの1%とします。

1) 利得調整

V/I変換係数K=3.3mA/Vより、I_o=16mAを得るに必要なe₀₁は

$$e_{01} = I_o / K = 16\text{mA} / 3.3 \text{より } e_{01} \approx 4.85\text{V}$$

入力信号は0～1Vであるから A₁に必要な利得Gは

$$G = \frac{4.85}{1} = 4.85$$

2) ゼロ調整

ゼロ調整の可変幅をスパンの1%とすれば出力での電流可変幅は

$$16.000 \times 0.01 = 0.16\text{mA}$$

出力電流±0.16mAに相当するA₁の出力電圧e₀₁は

$$0.16\text{mA} / 3.3 = 0.0485\text{V}$$

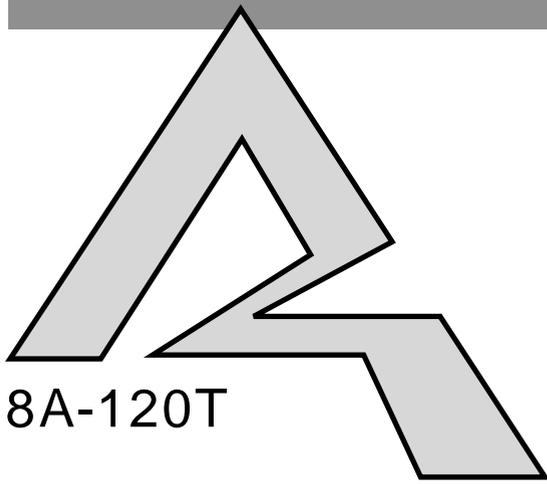
即ち、約50mVの可変幅とする。この幅は本器のオフセット電圧を調整するに充分であり、(6.1)式2項より

$$\frac{R_2 + 10}{R_3} \cdot 15 = 0.05\text{V}$$

ここで、R₂ = 0であるから、R₂に適当な値を与えればR₁、R₃が決まります。(表6.3)に各定数の組合せを示したものである。

〔表6.3〕

R ₂	0	10K	20K	39K
R ₃	3M	6M	9.1M	15M
R ₁	2.64K (2.4K + 300 VR)	5.2K (4.9K + 500 VR)	7.93K (7.5K + 1KVR)	12.7K (12K + 2KVR)



R₁を固定抵抗と可変抵抗とした理由は、R₂、R₃はゼロ調整と利得の相方に影響し合うためである。

尚、R_Xは次式より与えられた値が理想値となります。

$$\frac{1}{R_x} = \frac{1}{R_1} + \frac{1}{R_2 + 10} + \frac{1}{R_3} \quad (6.2)$$

以上の計算式は入力電圧が4.85V以下であるときに適用され、これを越える入力は分割する必要があります。

4 ~ 20mA出力の場合

考え方は前記0 ~ 16mAの場合と同様である。信号に対する電流の変化幅は16mAであるから、A₁の変化量

e_{o1}はやはり、4.85Vとなります。バイアスの掛け方は(図6.4)の間に適当な固定抵抗を追加して行います。この抵抗をR_bとし次の手順で行います。

1) A₁の出力電圧の決定

$$4\text{mAのとき: } 4\text{mA}/3.3(\text{mA/V}) \quad 1.212\text{V} \quad (6.3)$$

$$20\text{mAのとき: } 20\text{mA}/3.3(\text{mA/V}) \quad 6.061\text{V} \quad (6.4)$$

2) バイアス抵抗の決定

e_i (= e_n) = 0V, e_b = 0Vにおいて、

$$1.121\text{V} = 15\text{V} \times \frac{R_2 + 10}{R_b} \quad (6.5)$$

$$R_b = \frac{15\text{V}}{1.121\text{V}} \times (R_2 + 10)$$

負極性入力の場合

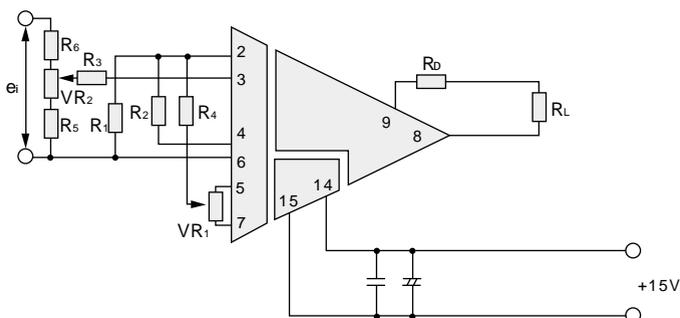
入力信号が負極性であるときは(図6.5)の回路となります。

出力をI₀、変換係数Kを3.3mA/Vとして

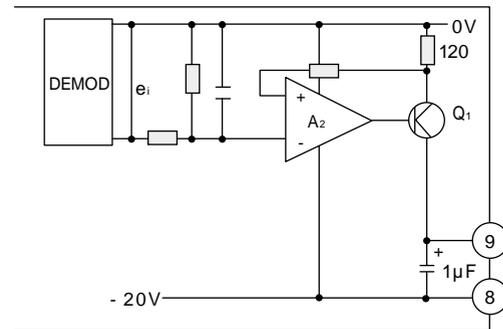
$$I_0 = K \left(-\frac{R_2 + 10}{R_1} \cdot e_i \right) + \frac{R_2 + 10}{R_3 + VR_1} \cdot 15 \quad (6.6)$$

出力0 ~ 16mAの場合は 間にVRを入れ、その中点からR₃に接続します。

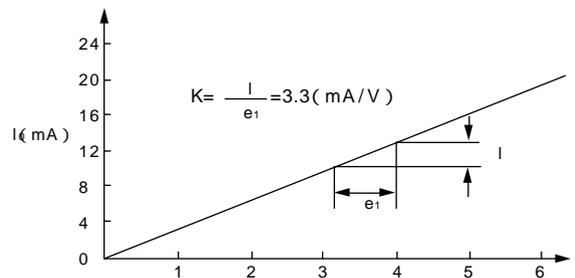
〔図6.1〕基本接続図



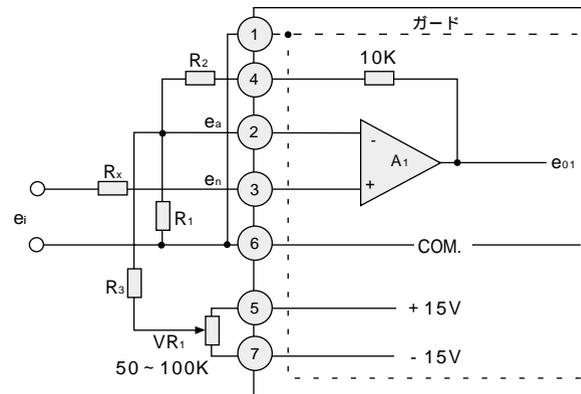
〔図6.2〕出力部



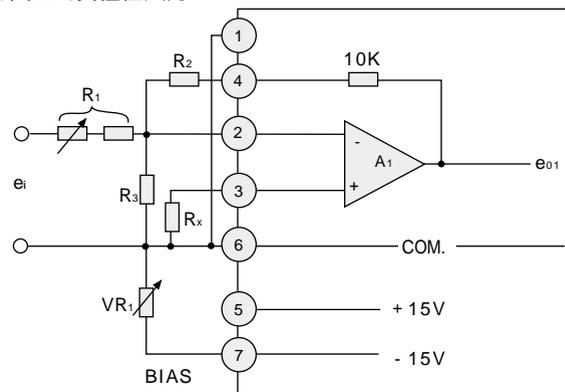
〔図6.3〕変換係数

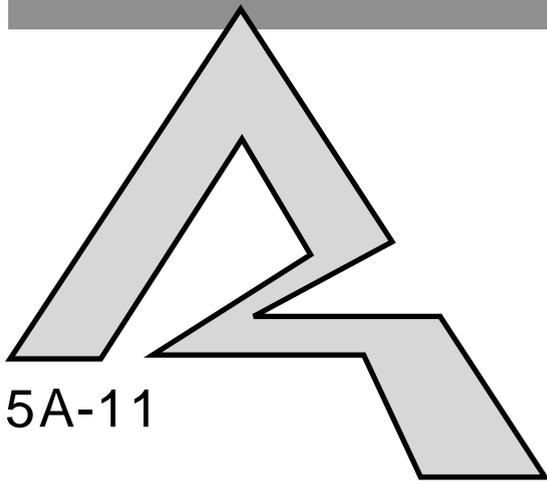


〔図6.4〕入力部利得調整



〔図6.5〕負極性入力





5A-11



〔図7.1〕は5A-11の等価回路である。出力のV-I変換回路は $e_i = 3.2V$ のとき出力は20mAとなります。図中 $E_i = e_{01}$ であるから変換係数Kは次式で規定されます。〔図7.3〕

$$K = \frac{20(\text{mA})}{3.2(\text{V})} = 6.25(\text{mA/V}) \quad (7.1)$$

出力の負荷抵抗は最大625Ωである。バッファTrの損失電力を少なくするために負荷抵抗は約250Ω以上となるようにダミー抵抗を挿入して下さい。

入力部の端子には温度補償された約±6.4Vの電圧が出力されており、この負荷電流は約0.6mAが最適値となっております。

A₁のゼロドリフトは3μV/typ、20μV/max、のOPアンプを使用しております。

以上の関係から、8A-120Tに比べて使用法は制限されますが回路構成は簡単になります。

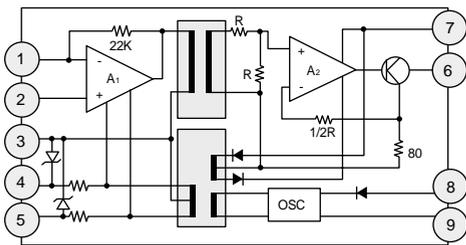
正極性入力

〔図7.3〕において間の抵抗をR_sと間の抵抗をR_bとする。各抵抗値はKで表わす。

$$e_{01} = \left(1 + \frac{22}{R_s} + \frac{22}{R_b}\right) \cdot e_n - \frac{22}{R_b} \cdot e_b \quad (7.2)$$

右側第一項は利得を定め、第2項はバイアスを定めます。次に、入力0~1Vにおいて出力が4~20mAとする定数の計算例を示します。

〔図7.1〕内部構成図



1) 利得の決定

$$I_o = K \cdot e_{01} \quad (7.3)$$

即ち、 $e_{01} = I_o / K$ より $K = 6.25(\text{mA/V})$ であるから $I_o = 4\text{mA}$ に相当する e_{01} は0.64Vであり、20mAに対しては、3.20Vである。

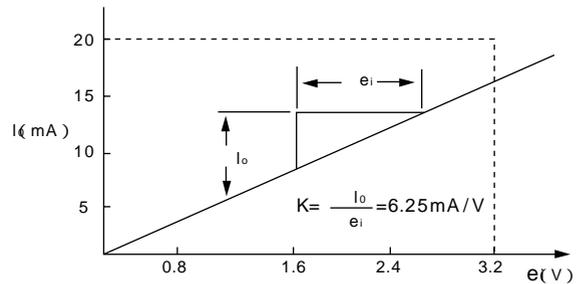
従って、A₁の出力の変化量は

$$3.20 - 0.64 = 2.56\text{V}$$

対応する入力の変化量1Vに対する利得は2.56倍となります。

$$1 + \frac{22}{R_s} + \frac{22}{R_b} = 2.56 \quad (7.4)$$

〔図7.2〕変換係数



2) バイアス抵抗の決定

(7.2)式において、 $e_i = 0V$ のとき $e_{01} = 0.64V$ であるから、

$$-\frac{22}{R_b} \cdot e_b = 0.64$$

即ち、 e_b はピンの-6.4Vから取り、 R_b の中心値は220Kとなる。

3) R_sの決定

$$(7.4)式から \frac{22}{R_s} = 2.56 - 1 - \frac{22}{220} = 1.46 \quad R_s = 15K$$

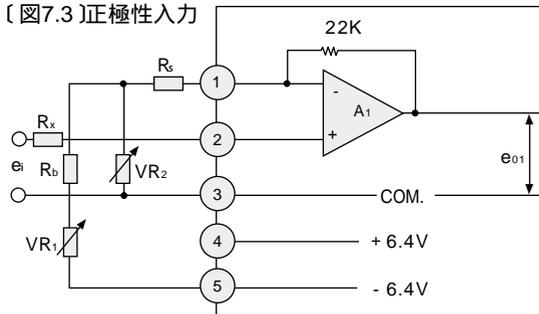
e_i が3V以上のときはフォロアでは使用不可能となりますので入力を分割する必要があります。出力0~16mAのときに間に20kVRを入れ、その中点を R_b に接続します。

負極性入力の場合

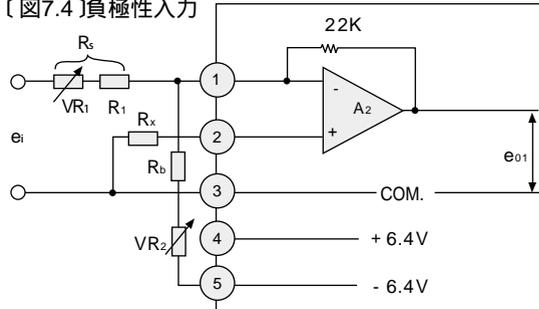
入力信号の極性が負のときは〔図7.4〕のようにインバーティング接続とします。このときの利得は-20db以下にしないで下さい。尚、 R_x は次の値を取ります。

$$\frac{1}{R_x} = \frac{1}{R_s} + \frac{1}{22} + \frac{1}{R_b} \quad (7.5)$$

〔図7.3〕正極性入力



〔図7.4〕負極性入力

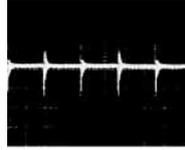


出力波形

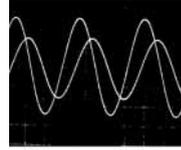
5Z-20



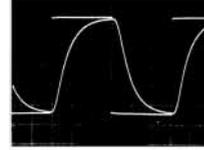
無信号時
V : 20mV / Div
H : 10 μ S / Div



出力 +10V
V : 20mV / Div
H : 10 μ S / Div

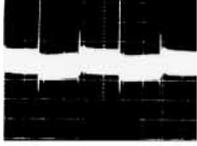


fin : 1.5kHz
V : 2V / Div
H : 0.2 μ S / Div



fin : 800Hz
V : 2V / Div
H : 0.2 μ S / Div

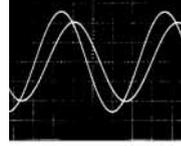
8Z-200



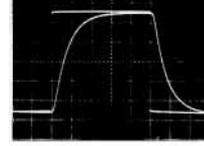
無信号時
V : 10mV / Div
H : 20 μ S / Div



出力 +10V
V : 10mV / Div
H : 20 μ S / Div

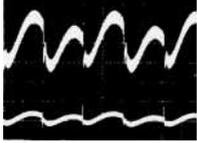


fin : 1kHz
V : 2V / Div
H : 0.2 μ S / Div



fin : 500Hz
V : 0.2V / Div
H : 0.2 μ S / Div

8Z-201T2



出力 +10V
V : 10mV / Div
50mV / Div
H : 20 μ S / Div



出力 +10V
(Ex : 0.1 μ F)
V : 10mV / Div
H : 20 μ S / Div



fin : 500Hz
入力 : 20VP-P(上)
出力 : 20VP-P(下)
H : 0.5 μ S / Div



fin : 500Hz
(Ex,C : 0.1 μ F)
入力 : 20VP-P(上)
出力 : 20VP-P(下)
H : 5 μ S / Div

8Z-220T2



無信号時
V : 5mV / Div
H : 20 μ S / Div



出力 +10V
V : 10mV / Div
H : 20 μ S / Div



fin : 1kHz
V : 5V / Div
H : 0.2 μ S / Div



fin : 7.5kHz
V : 5V / Div
H : 0.2 μ S / Div

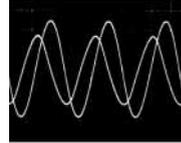
8Z-205A



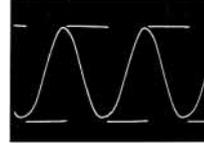
無信号時
V : 20mV / Div
H : 2 μ S / Div



出力 +10V
V : 20mV / Div
H : 2 μ S / Div



fin : 7kHz
V : 2V / Div
H : 50 μ S / Div



fin : 5kHz
V : 2V / Div
H : 50 μ S / Div

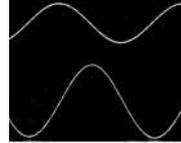
8Z-200S2



出力0V
V : 20mV / Div
H : 2 μ S / Div



出力 +10V
V : 20mV / Div
H : 2 μ S / Div

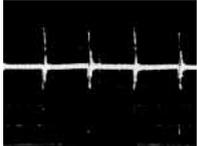


fin : 30kHz
V : 2V / Div
H : 5 μ S / Div

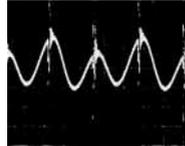


fin : 10kHz
V : 5V / Div
H : 10 μ S / Div

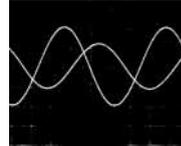
8Z-205S2



出力0V
V : 20mV / Div
H : 1 μ S / Div



出力 +10V
V : 20mV / Div
H : 1 μ S / Div

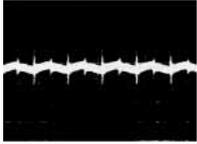


fin : 100kHz
V : 5V / Div
H : 2 μ S / Div

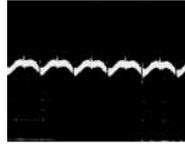


fin : 50kHz
V : 5V / Div
H : 5 μ S / Div

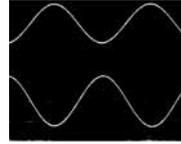
8Z-201S2



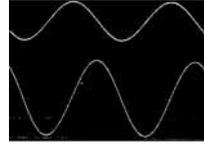
無信号時
V : 10mV / Div
H : 5 μ S / Div



出力 +10V
V : 10mV / Div
H : 5 μ S / Div



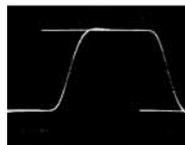
fin : 40kHz
V : 10V / Div(上)
5V / Div(下)
H : 5 μ S / Div



fin : 20kHz
V : 10V / Div(上)
5V / Div(下)
H : 10 μ S / Div

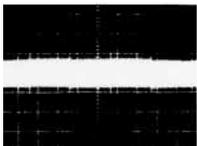


fin : 20kHz
V : 10V / Div(上)
5V / Div(下)
H : 10 μ S / Div



fin : 10kHz
V : 5V / Div
H : 10 μ S / Div

8Z-201S2

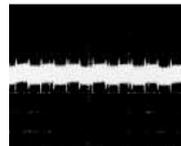


I_o : 20mA
R_L : 800
V : 10mV / Div
H : 20 μ S / Div

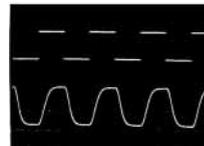


I_o : 4 ~ 20mA
R_L : 800
fin
V : 5V / Div
H : 5m μ S / Div

5A-11



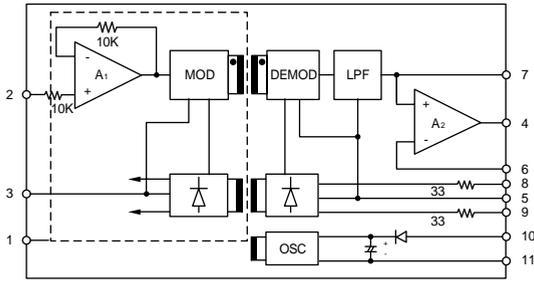
I_o : 200mA
R_L : 550
V : 20mV / Div
H : 20 μ S / Div



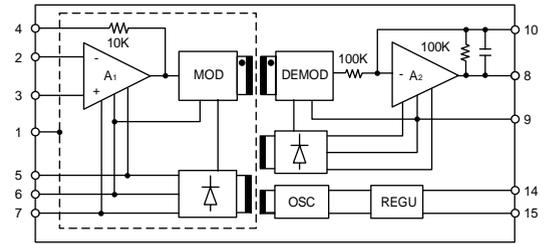
I_o : 4 ~ 20mA
R_L : 550
fin : 800Hz
V : 5V / Div
H : 0.5 μ S / Div

内部構成図一覽

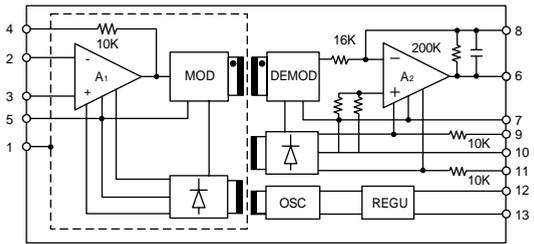
8Z-200S2



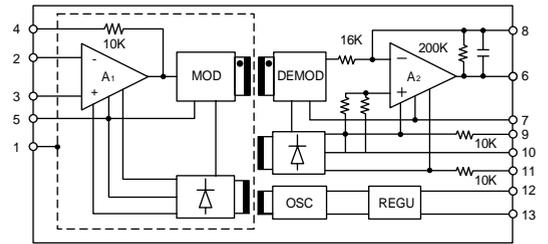
8Z-220T2



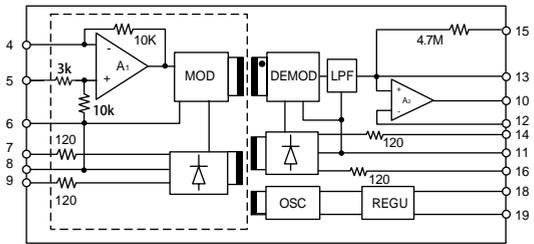
8Z-201S2



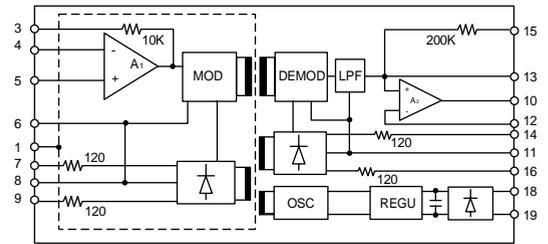
8Z-201T2



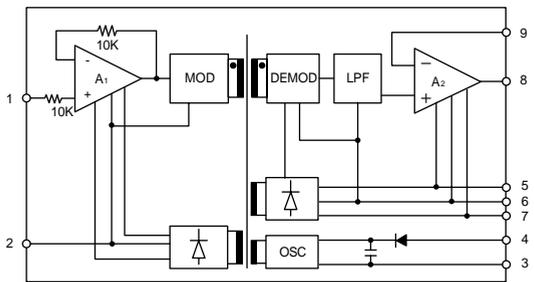
8Z-205S



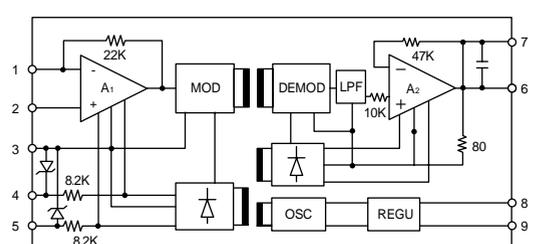
8Z-205A



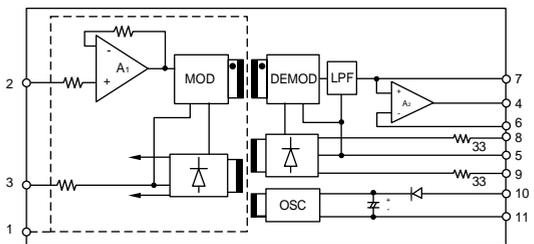
5Z-20



5A-11



8Z-200



8A-120T

